

Rec'd PCT/PTO 21 DEC 2004
T/JP03/07856

日本国特許庁
JAPAN PATENT OFFICE

20.06.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2002年 6月21日

出願番号
Application Number: 特願2002-180913
[ST. 10/C]: [JP2002-180913]

出願人
Applicant(s): 日本電気株式会社

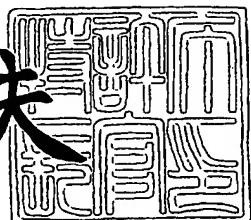
REC'D 08 AUG 2003
WIPO PCT

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 7月25日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

出証番号 出証特2003-3059049

【書類名】 特許願
【整理番号】 33509938
【提出日】 平成14年 6月21日
【あて先】 特許庁長官殿
【国際特許分類】 G02B 6/122
【発明者】
【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内
【氏名】 下田 肇
【特許出願人】
【識別番号】 000004237
【氏名又は名称】 日本電気株式会社
【代理人】
【識別番号】 100064621
【弁理士】
【氏名又は名称】 山川 政樹
【電話番号】 03-3580-0961
【手数料の表示】
【予納台帳番号】 006194
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9718363
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光導波路回路およびその製造方法

【特許請求の範囲】

【請求項 1】 第1コアと、この第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられ、前記第1コアの少なくとも一部を覆う第2コアとを備え、

前記第2コアの屈折率は前記クラッドの屈折率より大きく、

前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特徴とする光導波路回路。

【請求項 2】 光信号を少なくとも1本の光導波路から複数の光導波路に分岐させ、または前記複数の光導波路から少なくとも1本の光導波路に合流させる光導波路回路であって、

前記複数の光導波路は、光信号の分岐点または合流点から離れるにしたがって間隔が広がる複数の第1コアと、少なくともこれらの第1コアを埋め込むクラッドと、

前記第1コアと前記クラッドとの間に設けられ前記第1コアの少なくとも一部を覆うとともに、前記分岐点または合流点近傍の前記第1コアの間の隙間に形成された第2コアとを備え、

前記第2コアの屈折率は前記クラッドの屈折率より大きく、

前記第2コアと前記クラッドとの境界は滑らかであり、

前記第1コア間の隙間に形成された前記第2コアの膜厚は、前記複数の第1コアの間隔が広がるにしたがい薄くなるように形成されていることを特徴とする光導波路回路。

【請求項 3】 前記光導波路回路は、Y分岐型回路であることを特徴とする請求項2記載の光導波路回路。

【請求項 4】 少なくとも1本の入力導波路を接続した第1スラブ導波路と、少なくとも1本の出力導波路を接続した第2スラブ導波路と、これら第1、第2スラブ導波路間に光路長差を設けて形成されたアレイ導波路とを備えた光導波路回路において、

前記アレイ導波路は、

複数の第1コアと、これらの第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられて前記第1コアの少なくとも一部を覆うとともに、少なくとも前記第1および第2スラブ導波路と前記アレイ導波路との接続部およびその近傍の前記複数の第1コアの間の間隙に形成された第2コアとを備え、

前記第2コアの屈折率は前記クラッドの屈折率より大きく、

前記第2コアと前記クラッドとの境界は滑らかであり、

前記アレイ導波路の第1コア間の間隙に形成された前記第2コアの膜厚は、前記第1コアの間隔が広がるにしたがい薄くなるように形成されていることを特徴とする光導波路回路。

【請求項5】 複数の第1コアが互いに近接した近接導波路を有する光導波路回路において、

前記近接導波路は、

複数の第1コアと、これらの第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられて前記第1コアの少なくとも一部を覆うとともに前記第1コアの間の間隙に形成された第2コアを備え、

前記第2コアの屈折率は前記クラッドの屈折率より大きく、

前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特徴とする光導波路回路。

【請求項6】 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求項1ないし5のいずれか記載の光導波路回路。

【請求項7】 前記第1コアの少なくとも一部を覆う前記第2コアの厚さは、前記第1コアの厚さの2倍以下であることを特徴とする請求項1ないし6のいずれか記載の光導波路回路。

【請求項8】 前記第2コアの屈折率は前記第1コアの屈折率の1.01倍以下であることを特徴とする請求項1ないし7のいずれか記載の光導波路回路。

【請求項9】 コアおよび前記コアを埋め込むクラッドを備えた光導波路の

製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして第1コアを形成する工程と、

前記第1コアの側面および上面に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形し第2コアを形成する工程と、

前記第2コア上に前記クラッドを形成する工程とを少なくとも有することを特徴とする光導波路の製造方法。

【請求項10】 光信号を少なくとも1本の光導波路から複数の光導波路に分岐させ、または複数の光導波路から少なくとも1本の光導波路に合流させる光導波路回路の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして光信号の分岐点または合流点から離れたにしたがって間隔が広がる複数の第1コアを形成する工程と、

少なくとも前記第1コアの前記分岐点近傍または合流点近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形するとともに、前記複数の第1コアの間隔が広がるにしたがって前記複数の第1コア間の隙間に形成される前記第2コア層の膜厚が薄くなるように成形し第2コアを形成する工程と、

前記第2コア上に前記クラッドを形成する工程とを少なくとも有することを特徴とする光導波路回路の製造方法。

【請求項11】 少なくとも1本の入力導波路を接続した第1スラブ導波路と、少なくとも1本の出力導波路を接続した第2スラブ導波路と、これら第1、第2スラブ導波路間に光路長差を設けて形成された複数のコアを有するアレイ導波路とを備えた光導波路回路の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして前記第1、第2スラブ導波路との接続点から離れるにしたがって間隔が広がる前記複数の第1コアを形成する工程と、

少なくとも前記第1および第2スラブ導波路と前記複数の第1コアとの接続部およびその近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形するとともに、前記複数の第1コアの間隔が広がるにしたがって前記複数の第1コア間の隙間に形成される前記第2コア層の膜厚が薄くなるように成形し第2コアを形成する工程と、

前記第2コア上に前記クラッドを形成する工程を少なくとも有することを特徴とする光導波路回路の製造方法。

【請求項12】 複数の第1コアが互いに近接した近接導波路を有する光導波路回路の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして前記複数の第1コアを形成する工程と、
少なくとも前記近接導波路とその近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形し第2コアを形成する工程と、

前記第2コア上に前記クラッドを成膜する工程を少なくとも有することを特徴とする光導波路回路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光通信などに用いられる光導波路回路に関し、特に分岐部を持つ光導波路回路およびその製造方法に関する。

【0002】

【従来の技術】

光導波路回路、特に平面上に光導波路を形成した平面光波光回路（Planar Lightwave Circuit : PLC）は、近年の光通信ネットワークシステムを支えるキーデバイスとして盛んに用いられている。中でも石英系光導波路を用いた光合分波、分岐等の受動素子デバイスは、基幹系大容量光通信からアクセス系ネットワークに至るまで、システムを低コストかつ高機能で実用化する上で必要不可欠となっており、既に实用量産化されるに至っている。

【0003】

PLCの一例として、図8にアレイ導波路格子型光合分波器（Arrayed Waveguide Grating : AWG）を示す。図8（a）はAWG素子の上面図であり、図8（b）は図8（a）におけるVIIIb-VIIIb'線方向の断面図である。このデバイスは、下クラッド802と上クラッド804とからなるクラッド層内に、波長多重された光信号を伝搬させる導波路811と、この導波路811に接続された第1スラブ導波路812と、複数の波長の光信号を波長毎に伝搬させる導波路815と、この導波路815に接続された第2スラブ導波路814と、第1スラブ導波路812と第2スラブ導波路815とを接続するアレイ導波路813が形成されたもので、波長多重された光信号を波長毎に分波したり、逆に複数の波長の光信号を一本のファイバに合波する機能を有するものである。図8（b）に示すように、この構成ではアレイ導波路813におけるコア803の上部および隣接するコア間の間隙は上クラッド804によって埋め込まれている。

【0004】

以下、本デバイスの動作原理について分波の場合を例に簡単に説明する。

波長多重され導波路811に入射された光信号は、第1スラブ導波路812で回折によって広げられ、複数のコア803を有するアレイ導波路813に入射される。アレイ導波路813には隣接する導波路間に光路長差を設けてあるため、アレイ導波路中を伝搬する等位相面の傾きは波長毎に異なる。アレイ導波路813から第2スラブ導波路814内に出射された光信号は、この傾きに応じて各出力チャンネル毎に集光され波長分波され、導波路815から出力される。

【0005】

PLCの他の例として、図9に結合器を示す。図9(a)は結合器の上面図であり、図9(b)は図9(a)におけるIXb-IXb'線方向の断面図である。結合器は、2つの導波路(コア903)を近接導波路領域912において互いに近接させた構造を有し、分岐や合流、波長フィルタ、あるいは熱光学効果等と組み合わせた光スイッチ等光通信用デバイスとして広く用いられている。例えば分岐の場合を例にとると、図9(a)において入力導波路911から入射した光信号は、結合長Lを有する近接導波路領域912において隣の導波路と干渉しあい、出力導波路913A、913Bに2分割されて出力される。分岐比はLの大きさによって可変とすることができます。

この構成においても図9(b)に示すように、下クラッド902上に形成された2つのコア903の上部および隣接するコア間の隙間は、近接導波路領域912において、上クラッド904によって埋め込まれている。

【0006】

【発明が解決しようとする課題】

現在、上述したようなAWGや結合器等の光導波路回路に求められているのは、挿入損失が小さいことと、より小型であることである。例えば、PLCデバイスの挿入損失は、システム設計上、可能な限り小さいことが求められると同時に、素子の低コスト化や機能集積化のためにには可能な限り素子が小型であることが求められる。

【0007】

特に伝搬損失の低減はすべてのPLCデバイスの挿入損失の低減に共通の課題である。PLCにおいて伝搬損失の大きな要因の一つに、コアとクラッドの境界面の凹凸形状、すなわち荒れによる散乱損失がある。図10にコア1003とクラッド1004の境界面の荒れを模式的に示す。図10(a)はPLCデバイスのコア側面荒れを示す上面図であり、図10(b)は図10(a)におけるXb-Xb'線方向の断面図であり、図10(c)は図10(a)におけるXc-Xc'線方向の断面図である。これらコア1003の荒れは、コア層成膜時の膜表面荒れやコアパターニング時のフォトリソグラフィおよびエッチングによるパターン荒れが原因である。

【0008】

PLCデバイスを小型化する上で、コアとクラッドの比屈折率差 Δ を大きくし、導波路の最小曲率半径を小さくすることが有効であるが、特に Δ を大きくするにしたがって、散乱損失は大きくなる傾向がある。したがって、デバイスの小型化のために高 Δ 化するならば、散乱損失を抑えるためにコア表面の平滑化が必要である。

【0009】

また、分岐点での放射損失は特にAWGで問題となっている。AWGにおける分岐点、すなわちスラブとアレイの結合部における放射損失は、AWG全体の挿入損失の約半分を占めている。分岐部における放射損失を低減するためには、分岐点で分岐されるコアの間隔をできるだけ小さくするとよい。しかし、フォトリソグラフィやエッチング工程での精度の限界から、通常は最低 $1\text{ }\mu\text{m}$ 程度の間隔を設けなければならない。図8 (b) 中に示したように、通常コア803間にクラッド材が埋め込まれており、コア803とクラッド804の境界がはっきりしている。このためスラブ導波路812中を伝搬してこの間隙に入射された信号光の大部分はクラッドへ放射されてしまい、損失の原因となる。アレイ導波路813からスラブ導波路814に入射される場合も同じである。

【0010】

このようなAWGにおける放射損失の問題に対し、公開特許公報（特開2000-147283号）では、図11 (b) および (c) に示すように、屈折率がクラッド802、804の屈折率より大きく、コア803の屈折率以下となるような埋設層1101をコア803間に設け、この埋設層1101の厚さがコア間隔が広がるにしたがって薄くなるような構成を開示している。この構成によれば、スラブ導波路812とアレイ導波路813との結合部においてコア803間の電磁界分布が徐々に変化するため、分岐点での放射損失は低減される。しかしこのような構成は、コアエッチング条件に形状が大きく依存するため素子の作製が難しく、形状にウェハ面内やウェハ間でのばらつきが出やすい等の問題があった。

【0011】

一方、方向性結合器の結合長Lは、特にコア903とクラッド902、904の比屈折率差△が大きいときに長くなってしまうことが問題である。すなわち、素子の小型化のためには△を増加して導波路の最小曲率半径を小さくすることが有効であるが、△の増加により信号光のコア内への閉じ込めが強くなり、近接導波路への干渉が小さくなるため、所望の分岐比を得るにあたっては結合長Lの増大を招く。近接導波路の間隔（すなわち近接導波路領域912におけるコア903の間隔）を狭くすれば結合長を短尺化できるが、導波路間隔はフォトリソグラフィやエッチング工程での精度によって制限されているため結合長を増大せざるを得なかった。

【0012】

本発明は、以上の課題を解決するためになされたものであり、光導波路回路における損失を少なくし、デバイスのより小型化・集積化を可能とすることを目的とする。

【0013】

【課題を解決するための手段】

上記の目的を達成するために本発明に係る光導波路回路は、第1コア（103）と、この第1コアを埋め込むクラッド（105）と、前記第1コアと前記クラッドとの間に設けられ、前記第1コアの少なくとも一部を覆う第2コア（104）とを備え、前記第2コアの屈折率は前記クラッドの屈折率より大きく、前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特徴とする。本発明において、第2コアとクラッドとの境界を滑らかに形成することにより、光導波路の伝搬損失を低減することができる。

本発明に係る光導波路回路において、前記第2コアに覆われる前記第1コアは略矩形の断面を有する場合、前記第2コアは、例えば前記第1コアの上面および側面を覆う。

前記第2コアの厚さは、前記第1コアの厚さの2倍以下とすることができる。

また、クラッドの屈折率より大きい前記第2コアは、前記第1コアとともに光導波路のコアを形成するが、前記第2コアの屈折率は、前記第1コアの屈折率に近い値とすることが望ましく、例えば前記第1コアの屈折率の1.01倍以下と

することができる。

【0014】

また、本発明に係る光導波路回路は、光信号を少なくとも1本の光導波路（211、311）から複数の光導波路（213、313A、313B）に分岐させ、または前記複数の光導波路から少なくとも1本の光導波路に合流させる光導波路回路であって、前記複数の光導波路は、光信号の分岐点または合流点から離れるにしたがって間隔が広がる複数の第1コア（203、303）と、少なくともこれら第1コアを埋め込むクラッド（205、305）と、前記第1コアと前記クラッドとの間に設けられ前記第1コアの少なくとも一部を覆うとともに、前記分岐点または合流点近傍の前記第1コアの間の間隙に形成された第2コア（204、304）とを備え、前記第2コアの屈折率は前記クラッドの屈折率より大きく、前記第2コアと前記クラッドとの境界は滑らかであり、前記第1コア間の間隙に形成された前記第2コアの膜厚は、前記複数の第1コアの間隔が広がるにしたがい薄くなるように形成されていることを特徴とする。

このような光導波路回路は、光信号を複数の導波路に分岐する分岐回路あるいは複数の導波路が合流する合流回路として用いることができる。このような光導波路回路は、例えばY分岐型回路として構成することができる。

本発明においては、前記分岐点または合流点近傍の前記第1コアの間の間隙にその膜厚が前記複数の第1コアの間隔が広がるにしたがい薄くなる第2コア（204）を設けたことによって、分岐点で分岐されるコアの間隔をできるだけ小さくしたのと同等の効果を得ることができ、しかも、クラッドとの境界は滑らかに形成されているので、分岐点における放射損失および光導波路における伝送損失を低減することができる。

【0015】

本発明に係る光導波路回路は、例えば、少なくとも1本の入力導波路（411）を接続した第1スラブ導波路（412）と、少なくとも1本の出力導波路（415）を接続した第2スラブ導波路（414）と、これら第1、第2スラブ導波路間に光路長差を設けて形成されたアレイ導波路（413）とを備えた光導波路回路において、前記アレイ導波路は、複数の第1コア（403）と、これらの第

1コアを埋め込むクラッド（405）と、前記第1コアと前記クラッドとの間に設けられて前記第1コアの少なくとも一部を覆うとともに、少なくとも前記第1および第2スラブ導波路と前記アレイ導波路との接続部およびその近傍の前記複数の第1コアの間の間隙に形成された第2コア（404）とを備え、前記第2コアの屈折率は前記クラッドの屈折率より大きく、前記第2コアと前記クラッドとの境界は滑らかであり、前記アレイ導波路の第1コア間の間隙に形成された前記第2コアの膜厚は、前記第1コアの間隔が広がるにしたがい薄くなるように形成されていることを特徴とする。

上述のような第2コアは、第1スラブ導波路中を伝搬して第1コア間の間隙に入射された信号光がクラッドへ放射されてしまうことを防ぎ、損失を低減することができる。

【0016】

また、本発明に係る光導波路回路は、複数の第1コア（503A、503B）が互いに近接した近接導波路を有する光導波路回路において、前記近接導波路は、複数の第1コア（503A、503B）と、これらの第1コアを埋め込むクラッド（505）と、前記第1コアと前記クラッドとの間に設けられて前記第1コアの少なくとも一部を覆うとともに前記第1コアの間の間隙に形成された第2コア（504）とを備え、前記第2コアの屈折率は前記クラッドの屈折率より大きく、前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特徴とする。

このような光導波路回路は、2本の近接導波路を少なくとも備えた結合器として用いることができ、第2コアを設けたことにより、近接導波路の第1コアの間隔は従来と変わらなくても、近接導波路の間隔を狭くしたのと同等の効果を得ることができ、結合器の結合長を短尺化できる。

【0017】

一方、本発明に係る光導波路の製造方法は、コア層を成膜する工程と、前記コア層を選択的にエッチングして第1コア（603）を形成する工程と、前記第1コアの側面および上面に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層（604A）を形成する工程と、前記第2コア層を熱によるリフロー

によって表面を滑らかに成形し第2コア（604B）を形成する工程と、前記第2コア上に前記クラッド（605）を形成する工程とを少なくとも有することを特徴とする。

【0018】

また、本発明に係る光導波路の製造方法は、光信号を少なくとも1本の光導波路（211、311）から複数の光導波路（213、313A、313B）に分岐させ、または複数の光導波路から少なくとも1本の光導波路に合流させる光導波路回路の製造方法において、コア層を成膜する工程と、前記コア層を選択的にエッチングして光信号の分岐点または合流点から離れるにしたがって間隔が広がる複数の第1コア（603）を形成する工程と、少なくとも前記第1コアの前記分岐点近傍または合流点近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層（604A）を形成する工程と、前記第2コア層を熱によるリフローによって表面を滑らかに成形するとともに、前記複数の第1コアの間隔が広がるにしたがって前記複数の第1コア間の間隙に形成される前記第2コア層の膜厚が薄くなるように成形し第2コア（604B）を形成する工程と、前記第2コア上に前記クラッド（605）を形成する工程とを少なくとも有することを特徴とする。

【0019】

また、本発明に係る光導波路の製造方法は、少なくとも1本の入力導波路（411）を接続した第1スラブ導波路（412）と、少なくとも1本の出力導波路（415）を接続した第2スラブ導波路（414）と、これら第1、第2スラブ導波路間に光路長差を設けて形成された複数のコアを有するアレイ導波路（413）とを備えた光導波路回路の製造方法において、コア層を成膜する工程と、前記コア層を選択的にエッチングして前記第1、第2スラブ導波路との接続点から離れるにしたがって間隔が広がる前記複数の第1コア（603）を形成する工程と、少なくとも前記第1および第2スラブ導波路と前記複数の第1コアとの接続部およびその近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層（

604A) を形成する工程と、前記第2コア層を熱によるリフローによって表面を滑らかに成形するとともに、前記複数の第1コアの間隔が広がるにしたがって前記複数の第1コア間の間隙に形成される前記第2コア層の膜厚が薄くなるよう成形し第2コア(604B)を形成する工程と、前記第2コア上に前記クラッド(605)を形成する工程を少なくとも有することを特徴とする。

【0020】

また、本発明に係る光導波路の製造方法は、複数の第1コア(503A、503B)が互いに近接した近接導波路を有する光導波路回路の製造方法において、コア層を成膜する工程と、前記コア層を選択的にエッティングして前記複数の第1コア(603)を形成する工程と、少なくとも前記近接導波路とその近傍を含む領域において、前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層(604A)を形成する工程と、前記第2コア層を熱によるリフローによって表面を滑らかに成形し第2コア(604B)を形成する工程と、前記第2コア上に前記クラッド(605)を成膜する工程を少なくとも有することを特徴とする。

【0021】

本発明によりコアとクラッドの境界付近の荒れは平滑化できるため、導波路の伝搬損失を低減することができる。

また、本発明によりコア間隔が広がるにしたがいコア間の等価屈折率が徐々に小さくなるようにでき、しかも従来より滑らかなコア断面形状にできるため、分岐回路や合流回路での分岐点近傍における散乱損失を低減することができる。

さらに、本発明により近接導波路領域における伝搬光のコア間へのしみ出しを大きくできるため、結合器等の結合長を短尺化することができる。

【0022】

【発明の実施の形態】

以下、図面を参照し、本発明の実施の形態について詳細に説明する。

【0023】

〔第1の実施の形態〕

図1に本発明の第1の実施の形態に係る光導波路を示す。図1(a)は上面図

、図1（b）は図1（a）におけるIb—Ib'線方向の断面図、図1（c）は図1（a）におけるIc—Ic'線方向の断面図である。

この光導波路は、基板101上に形成された下クラッド102と、下クラッド102に形成された略矩形の断面を有する第1コア103と、第1コア103の上面および側面を覆う第2コア104と、第1コア103および第2コア104を埋め込むように下クラッド102上に形成された上クラッド105とから構成される。

【0024】

第2コア104の表面は滑らかに成形されている。第1クラッド103の表面には形成時に荒れを生じるが、第1コア103と上クラッド105との間に第2コア104を設け、第2コア104の上クラッド105との境界面を第1コア103との境界面より滑らかにすることにより、結果として第1コア103の荒れが平滑化され、コア表面の荒れによる散乱損失が抑えられる。したがって、デバイスを小型化するためにコアとクラッドとの比屈折率差 Δ を大きくしても、これによる散乱損失の増大を抑えられるので、導波路伝搬損失の増大を招くことなく、デバイスの小型化を実現できる。

【0025】

なお、第2コア104の屈折率は上クラッド105の屈折率より大きいことが必要である。しかし第2コア104の屈折率が大きすぎると、第2コア104に起因する伝搬定数の変化が大きくなるため、第2コア104の屈折率は第1コア103の屈折率に近い値とすることが望ましく、第1コア103の屈折率の1.01倍以下がよい。

第2コア104の膜厚はコア103の上面または側面の荒れの深さ以上あればよい。しかし第2コア104の膜厚が厚すぎると、第2コア104に起因する伝搬定数の変化が大きくなるため、好適にはコア103の厚さの2倍以下がよい。

【0026】

以下に第1の実施の形態の具体例を示す。基板101としてシリコン基板を用いた。下クラッド102および上クラッド105の材料にはホウ素および燐をドーピングした石英系材料（BPSG）を用い、膜厚はそれぞれ10μmとし、屈

折率はそれぞれ1.450とした。第1第1コア103の材料には酸窒化シリコン(SiON)を用い、厚さ $3\mu\text{m}$ 、幅 $3\mu\text{m}$ とし、屈折率は1.480としてクラッド102、105との比屈折率差 Δ を2%に設定した。第2コア104の材料にはBPSGを用い、膜厚は $0.5\mu\text{m}$ として、屈折率は第1コア103と同じ1.480を用いた。

【0027】

第2コア104の表面の平滑化には熱によるリフローを適用した。第2コア104の材料としてBPSGを選んだ理由は、軟化温度が第1コア103よりも低いためである。第2コア104の材料の軟化温度が第1コア103よりも低いことは、リフロー時に第1コア103の形状が崩れることなく第2コア104を平滑化するのに必要な条件である。

以上の構成により、第2コア104がない場合の第1コア103の表面の荒れの深さは約 100nm あったのに対し、第2コア104の表面の荒れの深さは 10nm 以下に低減された。この結果、導波路伝搬損失は第2コア104がない場合の 0.2dB/cm から 0.04dB/cm に低減された。

【0028】

以上では第2コア104が第1コア103の上面および側面を覆う例を示したが、第2コア104は第1第1コア103の少なくとも一部を覆っていればよく、第1コア103の上面および側面に加えて下面を覆う構成であってもよい。

【0029】

〔第2の実施の形態〕

図2に本発明の第2の実施の形態に係る光導波路回路を示す。図2(a)は上面図、図2(b)は図2(a)におけるIIb-IIb'線方向の断面図、図2(c)は図2(a)におけるIIc-IIc'線方向の断面図、図2(d)は図2(a)におけるIID-IIId'線方向の断面図である。

この光導波路回路は、光信号を少なくとも1本の光導波路211から複数の光導波路213に分岐させ、または複数の光導波路213から少なくとも1本の光導波路211に合流させる光導波路回路であり、光信号を複数の光導波路213に分岐する分岐回路または複数の光導波路213が合流する合流回路として用い

ることができる。なお、単波長または波長の異なる複数の光信号の分岐回路または合流回路として用いることができる。

【0030】

複数の光導波路213は、基板201上に形成された下クラッド202と、光信号の分岐点または合流点であるスラブ導波路212との接続部から離れるにしたがって間隔が広がるように下クラッド202上に形成された複数の第1コア203と、第1コア203の上面および側面を覆うとともに、スラブ導波路212との接続部近傍の隣り合う第1コア203の間の隙間に形成された第2コア204と、第1コア203および第2のコア204を埋め込むように下クラッド202上に形成された上クラッド205とから構成される。

第2コア204の屈折率がクラッド202、205の屈折率より大きく、第2コア204とクラッド205との境界が滑らかであることは、第1の実施の形態と同じである。

【0031】

第2コア204はスラブ導波路212の第1コア203Sの上部から光導波路213の第1コア203の上部に渡って形成されている。また第1コア203間の隙間に形成された第2コア204の膜厚は、隣り合う第1コア203の間隔が広がるにしたがい薄くなるように形成されている。このように第2コア204を形成することにより、コア間の隙間が0から滑らかに増加する形状を得ることができる。このような構成は第2コア204の成膜後、例えば熱によるリフロー処理によって実現できる。またはポリマー樹脂やスピノングラス樹脂等の液体材料をスピニコートによって塗布することによっても実現できる。このような構成により、導波路212、213におけるコア間の等価屈折率は徐々に減少するようになるため、分岐点または合流点で放射はほとんどおこらなくなる。また図1に示した光導波路回路の従来例に比べても、第2コア204が第1コア203、203Sの上部にも形成されており、かつ第2コア204と上クラッド205との界面が滑らかな曲面形状であるため、偏光に依存する損失の変化(Polarization Dependent Loss: PDL)が小さいという効果も得られる。

【0032】

以上のように、本実施の形態においては、光信号の分岐点または合流点近傍の第1コア203の間の隙間に、その膜厚が隣り合う第1コアの間隔が広がるにしたがい薄くなる第2コア204を設けたことによって、分岐点で分岐されるコアの間隔をできるだけ小さくしたのと同等の効果を得ることができ、しかも、クラッドとの境界は滑らかに形成されているので、分岐点における放射損失および光導波路における伝送損失を低減することができる。

【0033】

以下に第2の実施の形態の具体例を示す。光導波路回路は1入力8出力型のスター型分岐回路とした。基板材料、導波路各層の材料やサイズ、屈折率等は第1の実施の形態と同じにした。スラブ導波路212との接続点における第1コア203間の間隔は $1 \mu\text{m}$ とした。また分岐された第1コア204の間隔はスラブ導波路212との接続点からの伝搬長 $z = 500 \mu\text{m}$ で $20 \mu\text{m}$ まで広がるようにした。このとき第2コア204の第1コア203間の隙中央での厚さはスラブ導波路212との接続部での $4 \mu\text{m}$ から $z = 500 \mu\text{m}$ での $0 \mu\text{m}$ まで緩やかに減少するようにした。この結果、全8ch分の出力の合計の過剰損失は、第2コア204がない場合の 1.0 dB から 0.2 dB に低減できた。またPDLは 0.05 dB 以下と非常に小さかった。

【0034】

〔第3の実施の形態〕

図3に本発明の第3の実施の形態に係る光導波路回路を示す。図3(a)は上面図、図3(b)は図3(a)におけるIIIb-IIIb'線方向の断面図、図3(c)は図3(a)におけるIIIc-IIIc'線方向の断面図、図3(d)は図3(a)におけるIIId-IIId'線方向の断面図である。

この光導波路回路は、第2の実施の形態で特に1入力2出力型回路すなわちY分岐型回路を構成したものである。

【0035】

以下に第3の実施の形態の具体例を示す。基板材料、導波路各層の材料やサイズ、屈折率等は第1の実施の形態と同じにした。テーパ導波路312との接続点における導波路313Aの第1コア303Aと導波路313Bの第1コア303

Bとの間隔は $1 \mu\text{m}$ とした。また分岐されたコア303A、303Bの間隔はテープ導波路312との接続点からの伝搬長 $z = 300 \mu\text{m}$ で $20 \mu\text{m}$ まで広がるようにした。このとき第2コア304の第1コア303間の隙中央での厚さはテープ導波路312との接続部での $4 \mu\text{m}$ から $z = 300 \mu\text{m}$ での $0 \mu\text{m}$ まで緩やかに減少するようにした。この結果、2ch分の出力の合計の過剰損失は第2コア304がない場合の 0.5dB から 0.1dB に低減できた。またPDLは 0.05 以下と非常に小さかった。

【0036】

〔第4の実施の形態〕

図4に本発明の第4の実施の形態に係る光導波路回路を示す。図4(a)は上面図、図4(b)は図4(a)におけるIVb-IVb'線方向の断面図、図4(c)は図4(a)におけるIVc-IVc'線方向の断面図、図4(d)は図4(a)におけるIVd-IVd'線方向の断面図である。

この光導波路回路は、第2の実施の形態の光導波路回路をAWGに適用したものであり、少なくとも1本の入力導波路411を接続した第1スラブ導波路412と、少なくとも1本の出力導波路415を接続した第2スラブ導波路414と、これら第1、第2スラブ導波路間に光路長差を設けて形成されたアレイ導波路413とから構成される。

【0037】

アレイ導波路413は、基板401上に形成された下クラッド402と、下クラッド402上に形成された複数の第1コア403と、第1コア403の上面および側面を覆うとともに、少なくとも第1および第2スラブ導波路412、414とアレイ導波路413との接続部およびその近傍の隣り合う第1コア403の間の隙間に形成された第2コア404と、第1コア403および第2コア404を埋め込むように下クラッド402上に形成された上クラッド405とから構成される。ここで第2コア404の屈折率はクラッド402、405の屈折率より大きく、第2コア404とクラッド402、405との境界は滑らかであり、第2コア404はスラブ導波路412、414の第1コア403Sの上部からアレイ導波路413の第1コア403の上部に渡って形成され、アレイ導波路413

の第1コア403間の間隙に形成された第2コア404の膜厚は、第1コア403の間隔が広がるにしたがい薄くなるように形成されている。第2コア404により、第1スラブ導波路412中を伝搬して第1コア403間の間隙に入射された信号光がクラッド402、405へ放射されてしまうことを防ぎ、損失を低減することができる。

【0038】

以下に第4の実施の形態の具体例を示す。基板材料、導波路各層の材料やサイズ、屈折率等、スター型分岐回路の各パラメータは全て第2の実施の形態と同じにしてチャンネル間隔100GHz、チャンネル数40のAWGを作製した。この結果、AWG挿入損失は第2コア404がない場合の2.5dBから1.0dBに低減できた。また透過波長帯域1nmにおけるPDLは0.15dB以下と十分小さかった。

【0039】

〔第5の実施の形態〕

図5に本発明の第5の実施の形態に係る光導波路回路を示す。図5(a)は上面図、図5(b)は図5(a)におけるVb-Vb'線方向の断面図、図5(c)は図5(a)におけるVc-Vc'線方向の断面図である。

この光導波路回路は、複数の第1コア503A、503Bが互いに近接した近接導波路512を有する結合器である。近接導波路512は、基板501上に形成された下クラッド502と、下クラッド502上に互いに平行に形成された複数の第1コア503A、503Bと、第1コア503A、503Bの少なくとも一部を覆うとともに第1コア503A、503Bの間の間隙に形成された第2コア504と、第1コア503A、503Bおよび第2のコア504を埋め込むように下クラッド502上に形成された上クラッド505とから構成される。

【0040】

第2コア504について更に説明する。第2コア504は、近接導波路512の形成領域およびその近傍には形成される。第2コア504は第1コア503A、503Bの上面および側面を埋め込むように形成される。特に第1コア503A、503B間の間隔の狭い近接導波路領域512の形成領域では両第1コア間

の間隙は第2コア504で十分に埋め込まれている。第1コア503A、503B間の間隙中の第2コア504の膜厚は、近接導波路512の形成領域から離れた第1コア間の間隔が広がるにしたがって薄くなるように形成される。なお第2コア504の膜厚は、近接導波路512の形成領域において、第1コア間の間隙を十分に埋め込むことができる程度でよい。第2コア504の屈折率は上クラッド505の屈折率より大きく、第1コア503A、503Bの屈折率程度以下であることが望ましい。第2コア504と上クラッド505との境界は滑らかに形成される。

【0041】

第2コア504を設けたことにより、近接導波路512の形成領域における第1コア503A、503B間隙中の等価屈折率を、十分に第1コア間の間隔が離れた領域に比べて大きくでき、等価的に△を小さくしたことになる。したがって第1コア503A、503Bからの信号光のしみ出しを大きくできる。その結果、近接導波路512の第1コア503A、503Bの間隔は従来と変わらなくとも、近接導波路512の間隔を狭くしたのと同等の効果を得ることができ、結合器の結合長Lを短尺化できる。

【0042】

以下に第5の実施の形態の具体例を示す。基板501としてシリコン基板を用いた。下クラッド502および上クラッド505の材料にはBPSGを用い、膜厚はそれぞれ $7\ \mu\text{m}$ とし、屈折率はそれぞれ1.450とした。第1コア503A、503Bの材料にはSiONを用い、それぞれ厚さ $2\ \mu\text{m}$ 、幅 $2\ \mu\text{m}$ とし、屈折率は1.526としてクラッド502、505との比屈折率差△を5%に設定した。第2コア504の材料にはBPSGを用い、膜厚は $0.4\ \mu\text{m}$ として、屈折率は1.511を用いた。第2コア504の表面の平滑化には熱によるリフローを適用した。近接導波路512の形成領域におけるコア503A、503B間の間隔は $2\ \mu\text{m}$ とした。この結果、入力導波路511から入力された信号光を出力導波路513A、513Bに2分割して出力させるのに必要な結合長Lは、第2コア504がない場合の $1500\ \mu\text{m}$ から $200\ \mu\text{m}$ に短尺化された。

【0043】

【第6の実施の形態】

図6および図7は本発明の第6の実施の形態に係る光導波路回路の製造方法を示す製造工程図である。基板601、701上に下クラッド602、702および第1コア層を成膜し、フォトリソグラフィおよびリアクティブイオンエッティングによって第1コア層を選択的にエッティングして第1コア603、703を形成した後、少なくとも第1コア603、703の上面および側面を覆うように下クラッド602、702上に第2コア層604A、704Aを成膜する（図6（a）、図7（a））。

【0044】

次に熱によるリフロー処理によって第2コア層604A、704Aの表面を滑らかに成形し、第2コア604B、704Bを形成する（図6（b）、図7（b））。この際、隣接する第1コア603、703の間隔によって第1コア間の間隙中の第2コア604B、704Bの膜厚が所望の形状に変化するように、リフロー処理温度や時間を調整する。すなわち第2コア604B、704Bの膜厚は第1コア間隔が狭いところでは厚く、広いところでは薄く、しかもそれらが滑らかにつながるように成形する。

この後、必要に応じて、第1コア603、703から十分に離れた領域の第2コア604B、704Bをエッティングにより除去する（図6（c）、図6（c））。

【0045】

最後に第1コア603、703および第2コア604B、704Bを埋め込むように、下クラッド602、702上に上クラッド605、705を成膜し、光導波路回路が完成する（図6（d）、図6（d））。

なお、第2コア層604、704の材料には、クラッド602、605、702、705の屈折率より大きい材料が用いられる。

【0046】

本発明者の実験によれば、例えば第1コア603、703の厚さが $1\sim8\mu\text{m}$ の範囲で、第1コア間の最小間隔を $1\mu\text{m}$ とした場合、第2コア層604A、704AとしてBPSGを成膜し、窒素または酸素またはヘリウムガス雰囲気中で

リフロー処理温度を850°Cから1200°Cの間、リフロー処理時間を1時間から5時間の間にとれば、第2コア604B、704Bとして良好な形状を得ることができた。

上下クラッド602、605、702、705、第1コア603、703および第2コア層604A、704Aの成膜には化学気相堆積（CVD）法、火炎堆積（FHD）法、スパッタリング法等が適用できる。

【0047】

本実施の形態の製造方法により、第1～第5の実施の形態に記載した材料およびパラメータで光導波路および光導波路回路を作製した。この製造方法を用いれば、第1～第5の実施の形態における第2コアを一般的な技術として確立された成膜工程とリフロー処理工程のみで形成できるため、ウェハ面内やウェハ間での特性のばらつきは少なく高歩留まりで、低損失導波路、あるいは低損失かつPD-Lの小さい分岐・合流回路やAWG、あるいは結合長の短い結合器を作製できる。

【0048】

【発明の効果】

以上説明したように、本発明は、第1コアとクラッドとの間に第2コアを設け、第2コアとクラッドとの境界を滑らかに形成したことによって、コアとクラッドの境界面の荒れによる散乱を低減できるため、光導波路の伝搬損失を低減できる。

また本発明は、分岐を有する光導波路回路において、分岐点近傍の第1コアの間の隙間に、その膜厚が隣り合う第1コアの間隔が広がるにしたがい薄くなる第2コア（204）を設けたことによって、分岐点で分岐されるコアの間隔をできるだけ小さくしたのと同等の効果を得ることができ、しかも、クラッドとの境界を滑らかに形成したことによって、分岐点における放射損失および光導波路における伝送損失を低減することができる。

また本発明は、Y分岐回路やアレイ導波路格子型光合分波器での損失低減に使用できる。

【0049】

また本発明は、近接導波路を有する光導波路回路において、近接導波路の隣り合う第1のコアの間の隙間に第2コアを形成し、近接導波路における信号光の閉じ込めを弱めることによって、近接導波路の第1コアの間隔は従来と変わらなくとも、近接導波路の間隔を狭くしたのと同等の効果を得ることができ、例えば光導波路回路によって構成される結合器の結合長を短尺化できる。

また本発明による光導波路回路の製造方法は、上記光導波路回路を高歩留まりで製造できる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態に係る光導波路を示す図である。

【図2】 本発明の第2の実施の形態に係る光導波路回路を示す図である。

【図3】 本発明の第3の実施の形態に係る光導波路回路を示す図である。

【図4】 本発明の第4の実施の形態に係る光導波路回路を示す図である。

【図5】 本発明の第5の実施の形態に係る光導波路回路を示す図である。

【図6】 本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図である。

【図7】 本発明の第6の実施の形態に係る光導波路回路の製造方法を工程順に示す断面図である。

【図8】 従来の光導波路回路を示す図である。

【図9】 従来の光導波路回路を示す図である。

【図10】 従来の光導波路を示す図である。

【図11】 従来の光導波路回路を示す図である。

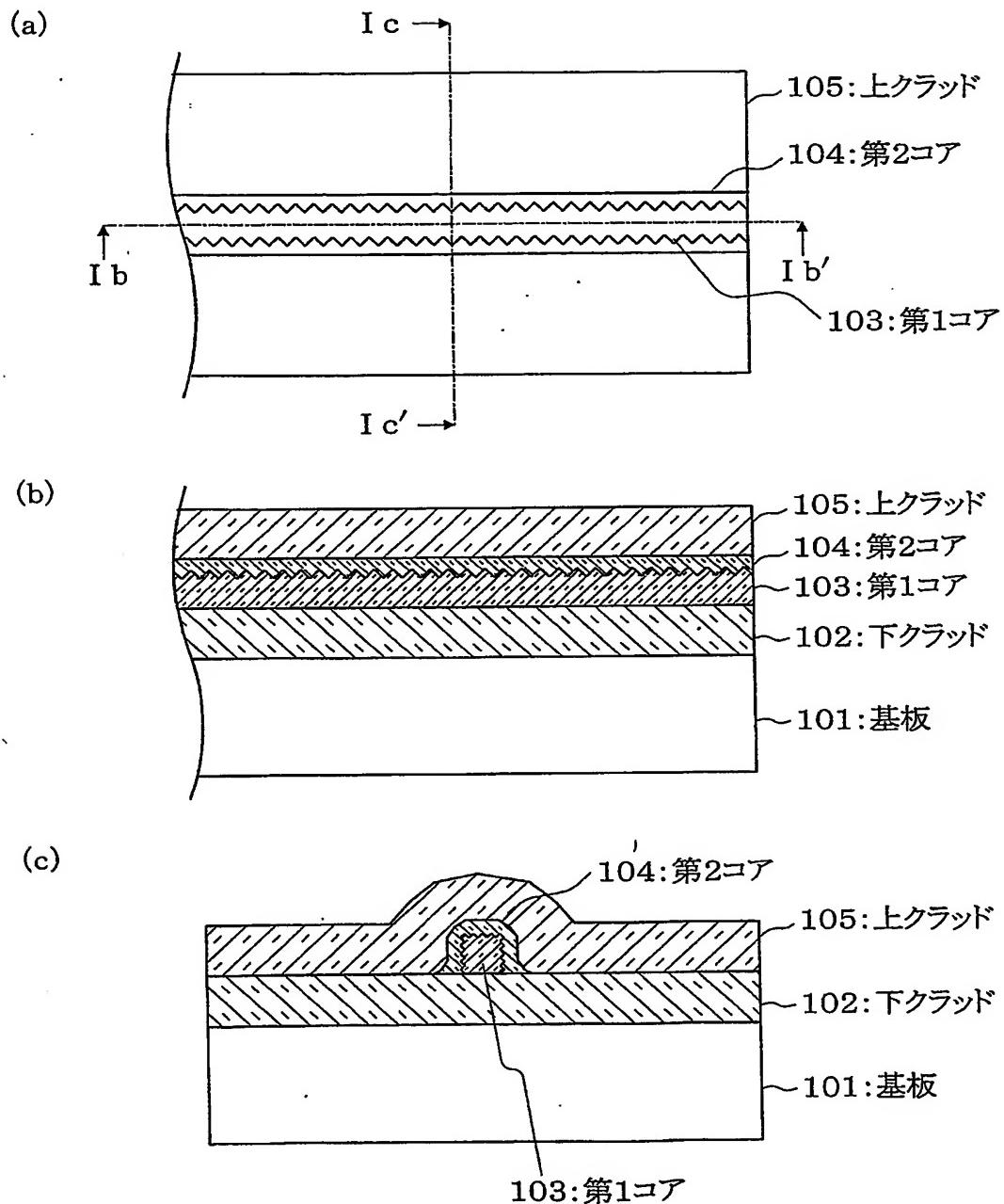
【符号の説明】

101、201、301、401、501、601、701…基板、102、
202、302、402、502、602、702…下クラッド、103、20
3、303、403、503、603、703…第1コア、104、204、3
04、404、504、604B、604C、704B、704C…第2コア、
105、205、305、405、505、605、705…上クラッド、21
1、213、311、313、411、415、511、513…導波路、21
2、412、414…スラブ導波路、312…テーパ導波路、413…アレイ導

波路、512…近接導波路、604A、604B、704A、704B…第2コ
ア層。

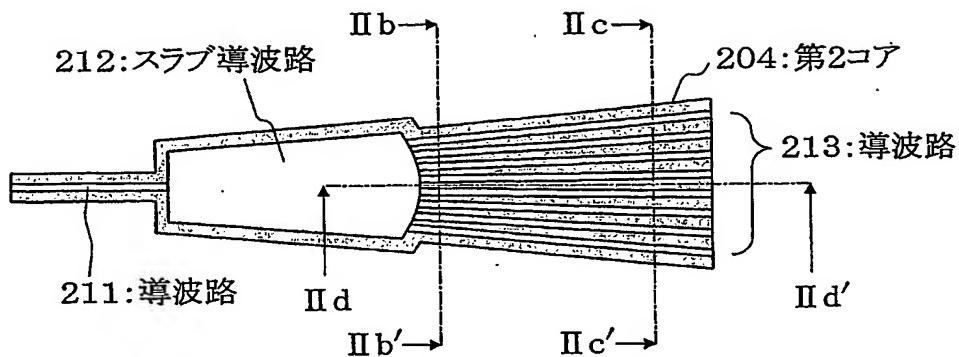
【書類名】 図面

【図1】

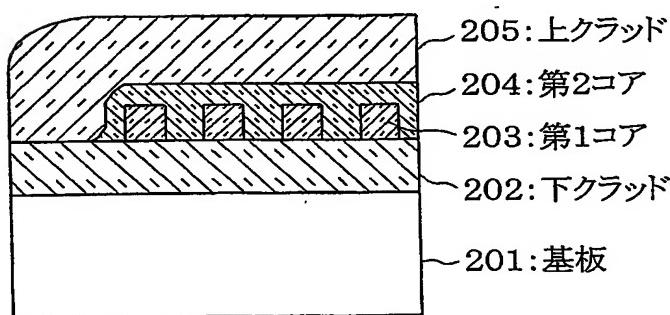


【図2】

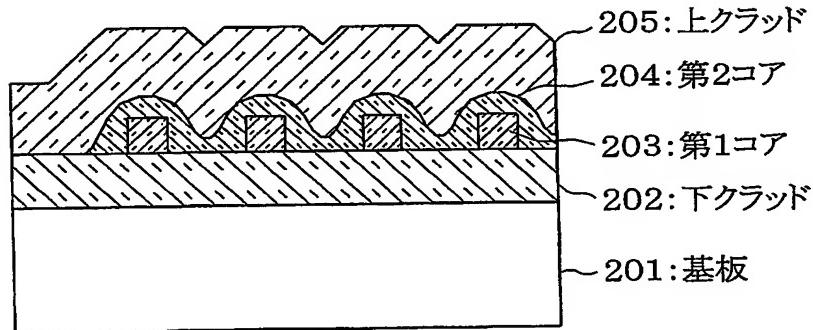
(a)



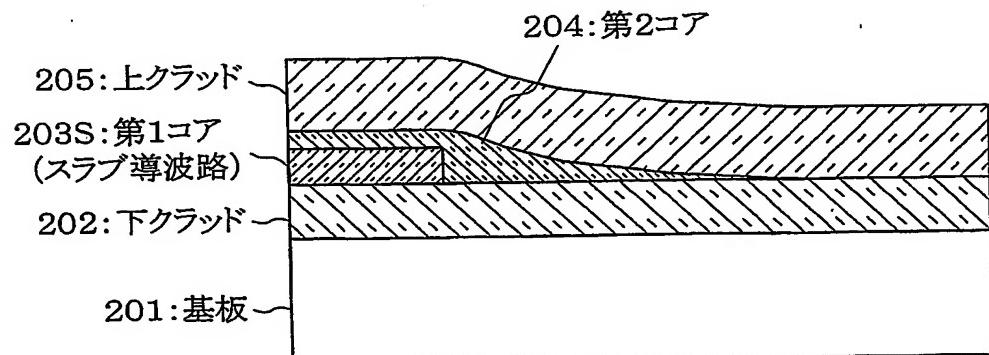
(b)



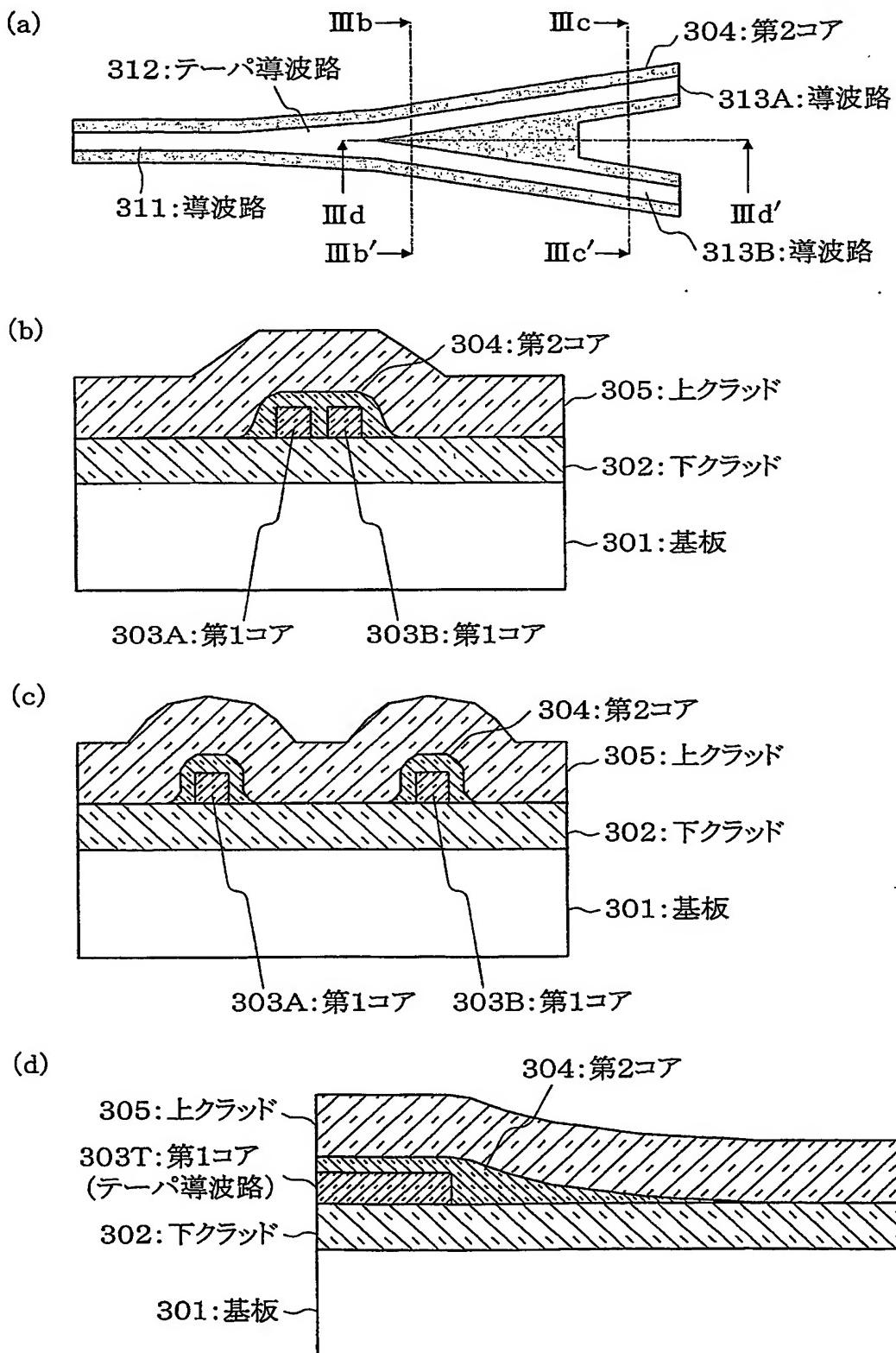
(c)



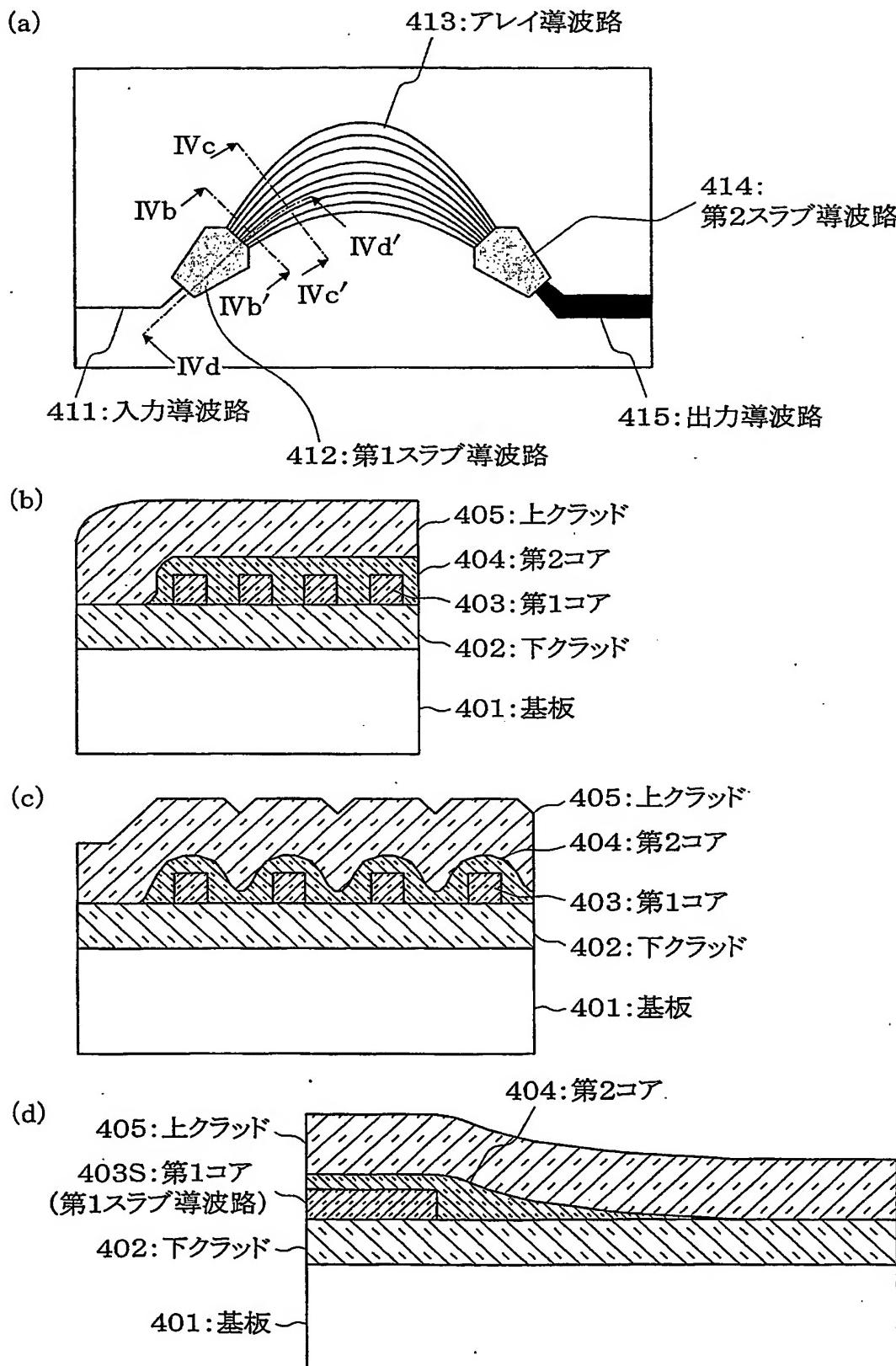
(d)



【図3】

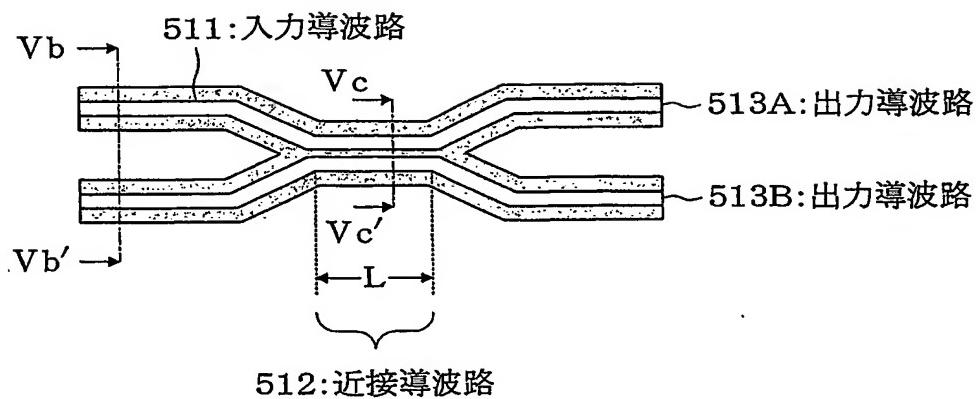


【図4】

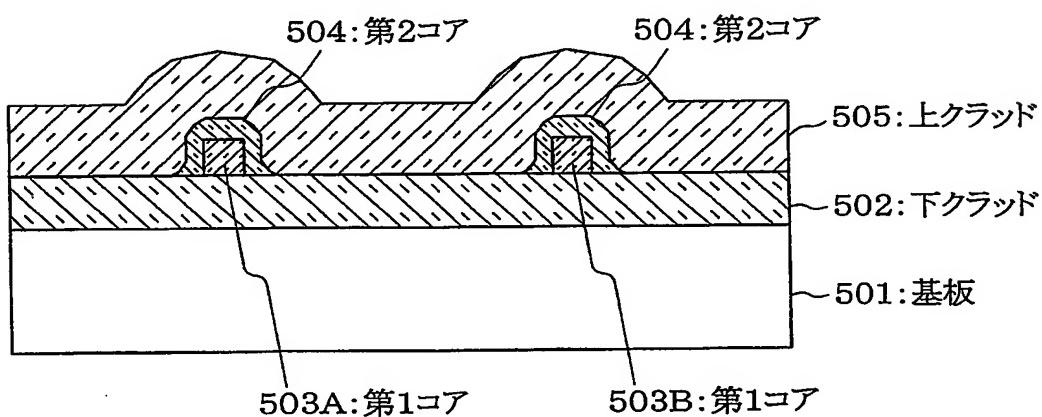


【図5】

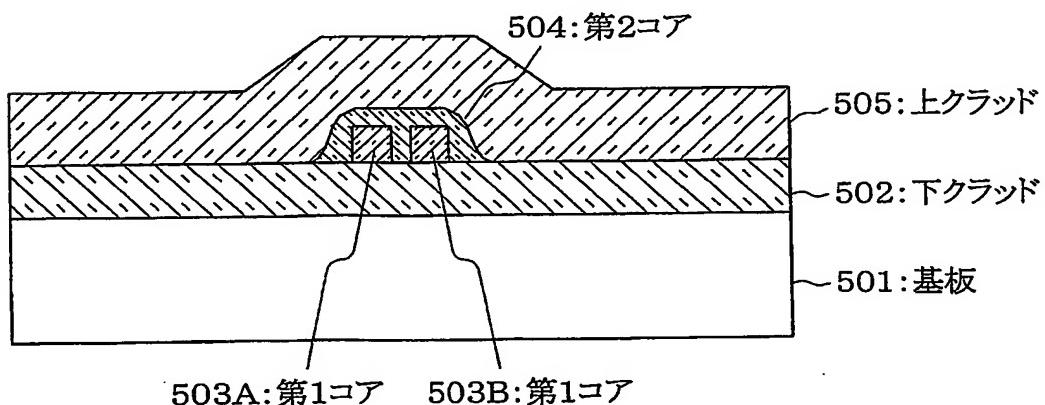
(a)



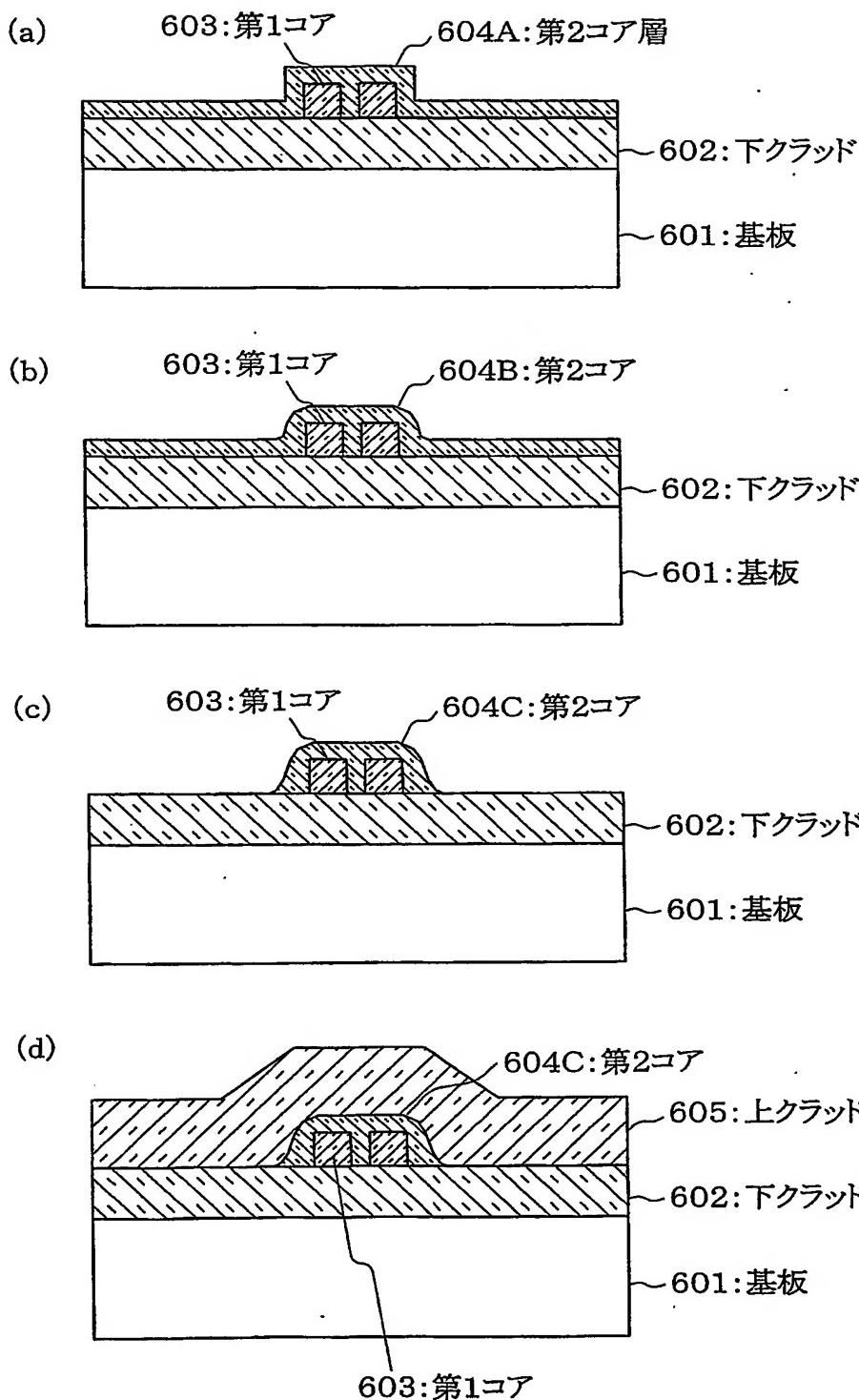
(b)



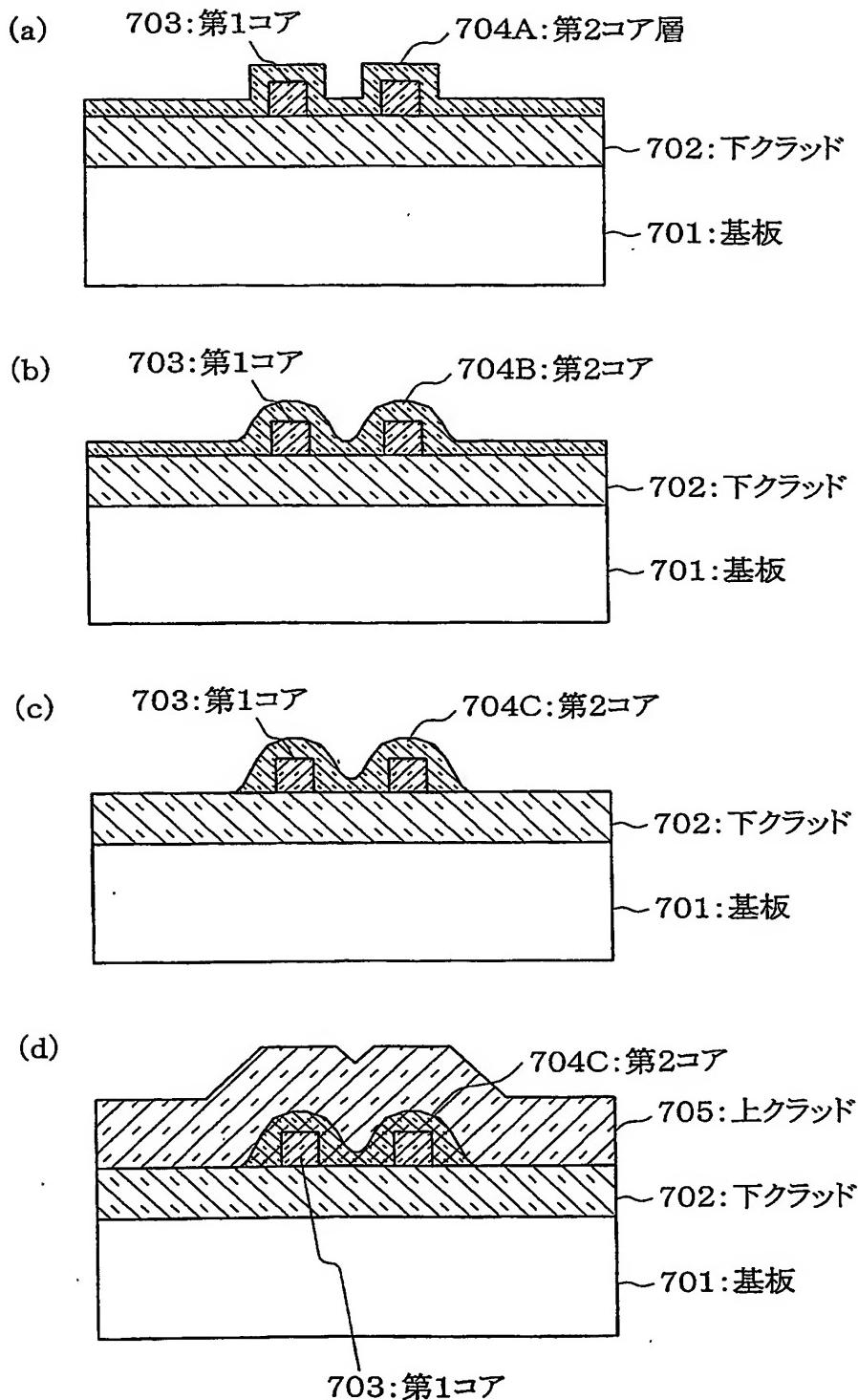
(c)



【図6】

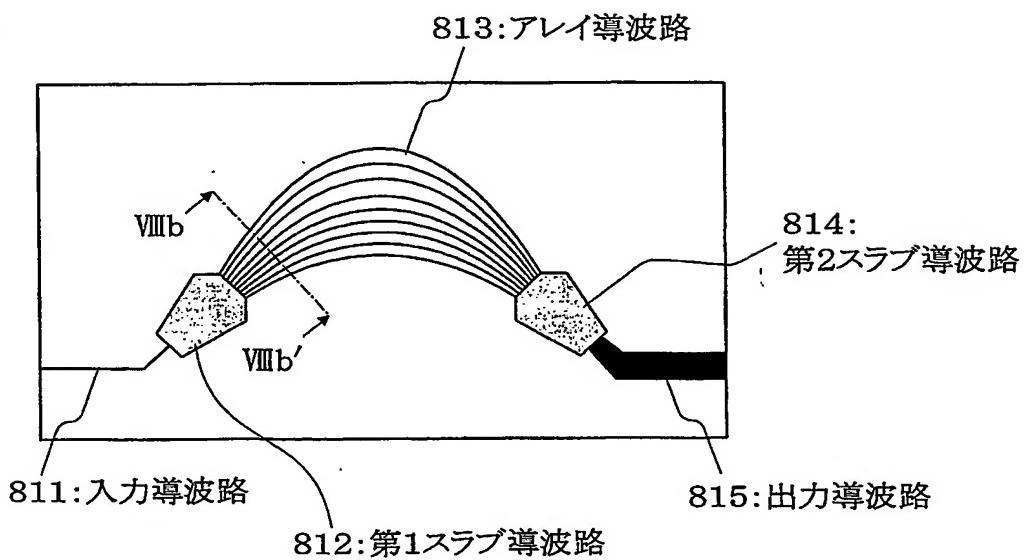


【図7】

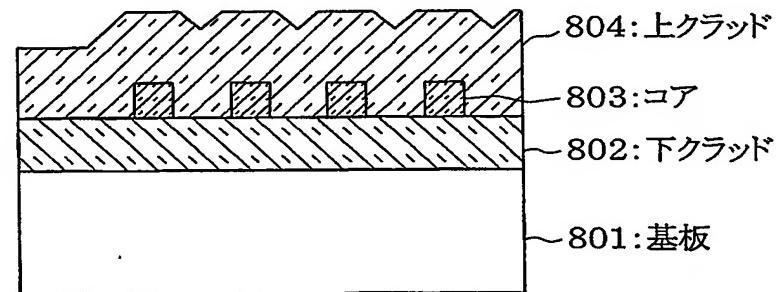


【図8】

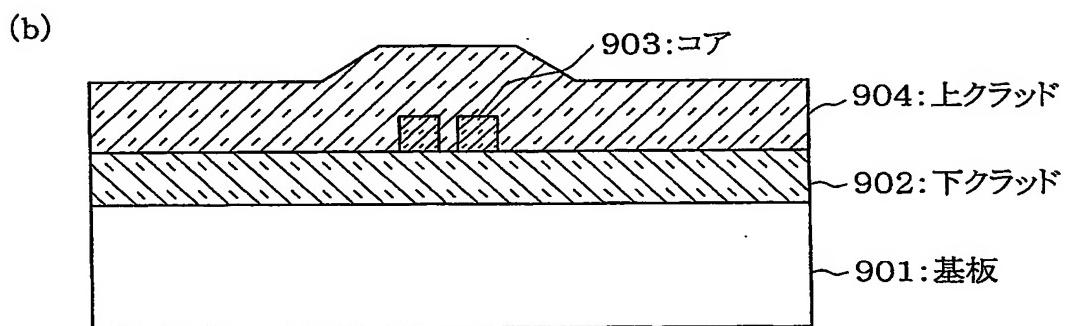
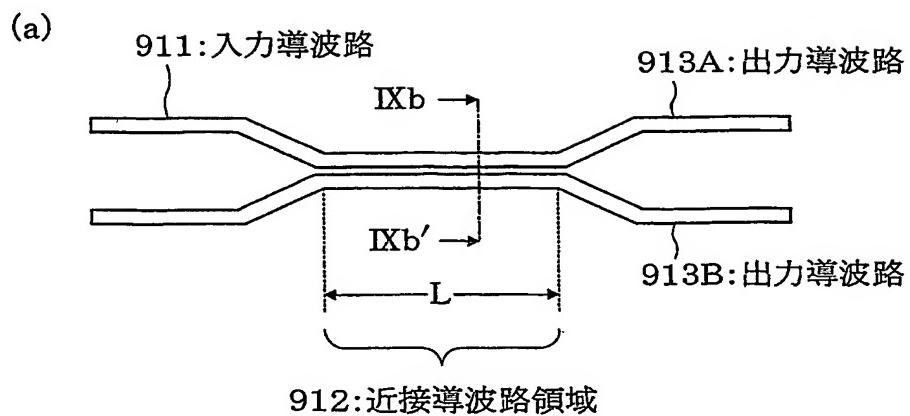
(a)



(b)

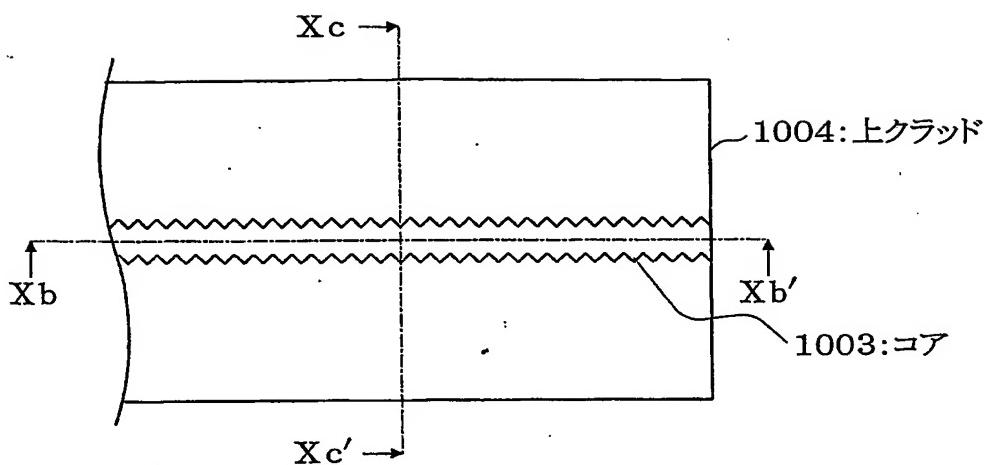


【図9】

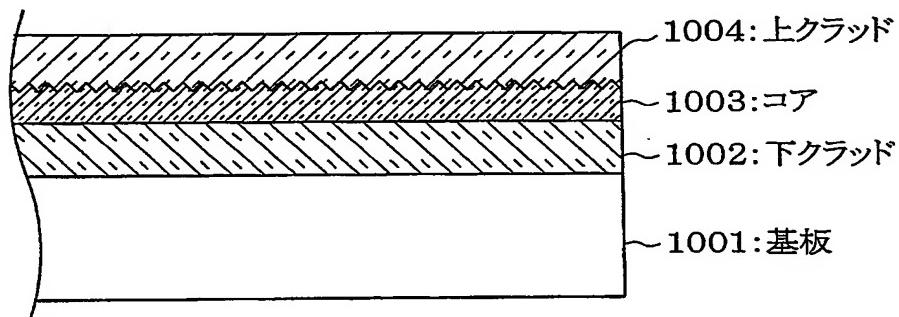


【図10】

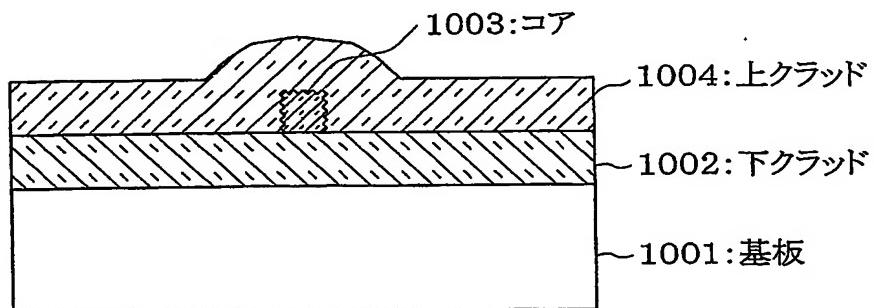
(a)



(b)

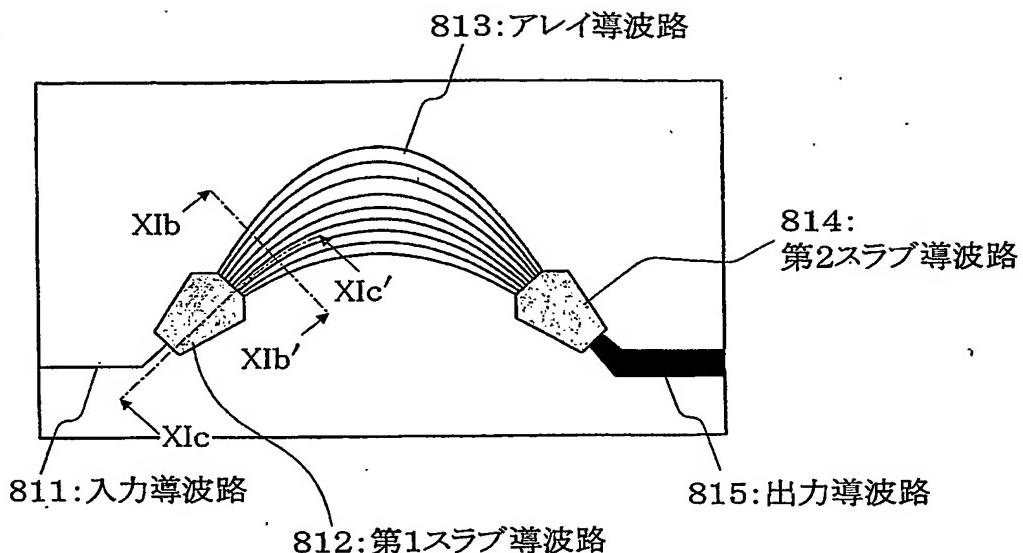


(c)

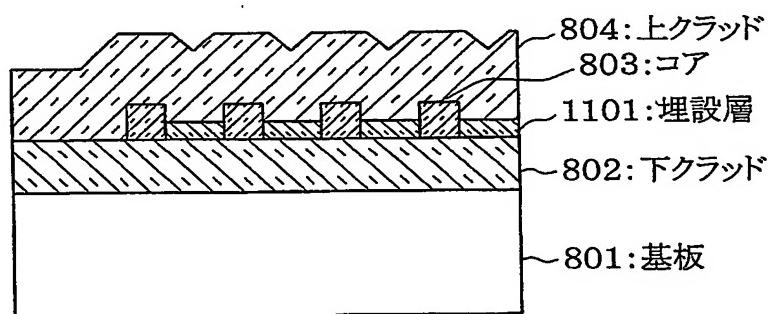


【図11】

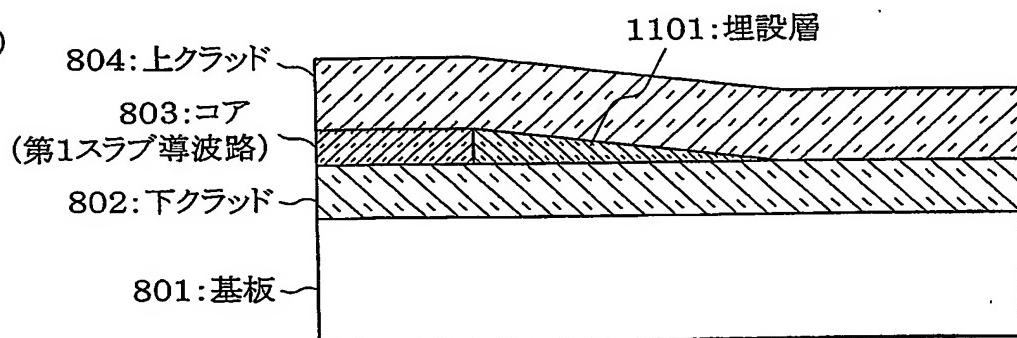
(a)



(b)



(c)



【書類名】 要約書

【要約】

【課題】 光導波路回路における損失を少なくし、デバイスのより小型化・集積化を可能とする。

【解決手段】 光信号の分岐点または合流点から離れるにしたがって間隔が広がる複数の第1コア203と、少なくともこれらの第1コアを埋め込むクラッド205と、前記第1コアと前記クラッドとの間に設けられ前記第1コアの少なくとも一部を覆うとともに、前記分岐点または合流点近傍の前記第1コアの間の隙間に形成された第2コア204とを備える。前記第2コアの屈折率は前記クラッドの屈折率より大きく、前記第2コアと前記クラッドとの境界は滑らかであり、前記第1コア間の隙間に形成された前記第2コアの膜厚は、前記複数の第1コアの間隔が広がるにしたがい薄くなるように形成されている。

【選択図】 図2

特願2002-180913

出願人履歴情報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.